PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2000-286375

(43) Date of publication of application: 13.10.2000

(51)Int.Cl.

H01L 23/50 H01L 21/56

H01L 21/60 H01L 21/301

H01L 23/12 H01L 23/28

(21)Application number: 11-089251

(71)Applicant: SANYO ELECTRIC CO LTD

(22)Date of filing:

30.03.1999

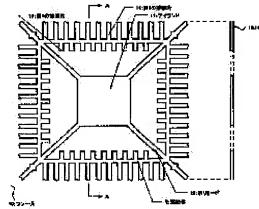
(72)Inventor: TSUBONOYA MAKOTO

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the size and cost of a semiconductor and enhance its strength of bonding to a mounting board by removing coupling bodies from the underside of the semiconductor device and individually separating connecting pieces.

SOLUTION: A frame 10 has an island 11 to bond a semiconductor chip to be formed in the center, and a coupling body R extending from each corner through suspending leads 12 is formed so that the island 11 is encircled with the coupling bodies R. First connecting pieces 13 extending toward the island 11 are integrally formed on the coupling bodies R at substantially equal intervals, and second connecting pieces 14 extending outward from the coupling bodies R are formed. A semiconductor chip is bonded to the island 11 using bonding material and a resin sealing body is placed. Finally, the first and second connecting pieces 12 and 14 are individually separated. Thus, the overall size and cost of the semiconductor device are reduced and the strength of connection with a mounting board is enhanced.



LEGAL STATUS

[Date of request for examination]

03.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor device which is the semiconductor device equipped with the resin seal object which closes two or more connection pieces prepared by approaching at least 1 side side of a semiconductor chip, the connection object which unifies said connection piece, a means connect said connection piece with said semiconductor chip, and said connection piece, a connection object and a means, and is characterized by to separate said connection piece separately by removing said connection object from said semiconductor-device rear face. [Claim 2] It is the semiconductor device according to claim 1 which said semiconductor chip fixes to an island, and hangs said island and said connection object and is unified with a lead. [Claim 3] It approaches 4 side side of said semiconductor chip, and is prepared, and said connection piece is said semiconductor device according to claim 2 with which it hung and the lead has extended from four corners of said island.

[Claim 4] Said island is a semiconductor device [smaller than said semiconductor chip] according to claim 3.

[Claim 5] It is omitted and said island is said semiconductor device according to claim 3 which is hung, and this X configuration hangs a lead in the configuration of X, and said semiconductor chip fixes after a lead.

[Claim 6] Said connection piece and said resin seal object are claim 1 which constitutes the same side, claim 2, claim 3, and a semiconductor device according to claim 4 or 5.

[Claim 7] They are claim 1 to which said semiconductor chip is mounted by face up, and said means changes from a metal thin line, claim 2, claim 3, claim 4, and a semiconductor device according to claim 5 or 6.

[Claim 8] They are claim 1 to which said island, said connection object, and said connection piece change from Cu of desired thickness, said semiconductor chip is mounted by face down, and said means changes from low material, claim 2, claim 3, claim 4, and a semiconductor device according to claim 5 or 6.

[Claim 9] Said connection object is claim 1 removed by dicing, claim 2, claim 3, claim 4, claim 5, claim 6, and a semiconductor device according to claim 7 or 8.

[Translation done.]

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the semiconductor device of the CSP mold using the Cu frame like a leadframe about a semiconductor device. [0002]

[Description of the Prior Art] Although a semiconductor device is a circumferential governor term, IC is made from the condition of a wafer in the shape of a matrix, this IC is surrounded, the dicing line section is prepared in the shape of a grid, the dicing of it is separately carried out along with this dicing line section, and separation formation is carried out at each semiconductor device (semiconductor chip). And it mounts in a leadframe, and wirebonding of IC and the lead is carried out and it is packed.

[0003] However, in response to small-and-light-izing of a cellular phone, a digital camera, etc., a miniaturization is increasingly required also for a semiconductor device and CSP and the wafer scale CSP are developed as a technique of approaching a chip size infinite recently.

[0004] A semiconductor chip is mounted in a substrate and there are a publication-number No. 92979 [ten to] official report and JP,58-201347,A as CSP which adopts wirebonding and makes a chip size small, for example.

[0005] In order that they may lessen the extension length of a previous leadframe infinite from a metal thin line, metal thin line connection reliable as connection being used for these techniques, a ceramic substrate is used for them and they make a chip size small.

[0006] <u>Drawing 7</u> and <u>drawing 8</u> explain the outline. In <u>drawing 7</u>, a semiconductor chip 2 fixes to a ceramic substrate 1, and the bonding pad of a semiconductor chip 2 and the pad electrode 3 on a ceramic substrate 1 are connected to it through a metal thin line. And as for the ceramic substrate 1, the pad 4 with which a through hole and a multilayer interconnection are given and are soldered with a mounting substrate through low material is formed in ceramic substrate 1 rear face as occasion demands. The bonding pad of a semiconductor chip 2 is electrically connected with the pad 4 on the back through a metal thin line, the pad electrode 3, a through hole, or a multilayer interconnection.

[0007] And like <u>drawing 8</u>, the resin seal object 5 is formed and dicing is carried out in the part shown by the arrow head. this dicing — the rear–face side of a ceramic substrate, or a side front — whichever is sufficient. Moreover, it divides into a ceramic substrate, a slot may be prepared, dicing may be carried out to this side of a ceramic substrate, and a ceramic substrate may take a break through a rate slot.

[8000]

[Problem(s) to be Solved by the Invention] Unlike the package which adopted the leadframe, the structure mentioned above is not incorporated in a package, but since the pad electrode is very small, a lead can make it that much small.

[0009] However, since a ceramic substrate 1 gave a through hole and a multilayer interconnection or needed Au plating for the pad electrode 3 and a pad 4, it had the problem on which cost goes up.

[0010] Moreover, generally the electrode of a ceramic substrate 1 was printing, the thickness of

a printing electrode is a factor and the connection with a mounting substrate also had the problem which cannot do connection resilience so highly.

[0011] This invention solves said trouble.

[0012]

[Means for Solving the Problem] This invention is made in view of the above-mentioned technical problem, removes a connection object from a semiconductor device rear face to the 1st, and solves a connection piece by dissociating separately.

[0013] It solves by 2nd fixing a semiconductor chip to an island, hanging said island and said connection object, and unifying with a lead.

[0014] To the 3rd, it approaches 4 side side of a semiconductor chip, a connection piece is prepared and hung, and a lead is solved by extending from four corners of an island.

[0015] An island is solved [4th] by making it smaller than a semiconductor chip.

[0016] An island is omitted and hung [5th] and a lead is solved by this X configuration hanging in the configuration of X, and fixing said semiconductor chip after a lead.

[0017] To the 6th, a connection piece and a resin seal object are solved by accomplishing the same field.

[0018] It solves by 7th mounting a semiconductor chip by face up and accomplishing a means from a metal thin line.

[0019] It solves by 8th accomplishing an island, said connection object, and said connection piece from Cu of desired thickness, mounting said semiconductor chip by face down, and accomplishing a means from low material.

[0020] To the 9th, a connection object is solved by removing by dicing.

[0021] For example, it is established as a leadframe technique from the former, and closure can also realize the frame which consists of Cu with the conventional transfer mold technique. Therefore, after closing, if a connection object is only removed by dicing, etching, etc., it is realizable, and it is more cheap and the semiconductor device approaching a chip size can be realized.

[0022] Moreover, by removing a connection object, a side attachment wall is exposed in the thickness direction, and the connection piece of this removed field can raise bond strength because this exposed side attachment wall is damp in low material.

[0023] Moreover, it is implementation in changing the lead of a leadframe into a connection piece, and since a metal thin line is also realizable by the conventional wire bonding, it is reliable and manufacture is also easy.

[0024] Moreover, a leadframe is adopted and the semiconductor device of a chip size can be realized.

[0025] Furthermore, by removing a connection object by dicing, the side of a connection piece, irregularity is made and an adhesive property with low material improves.
[0026]

[Embodiment of the Invention] Next, the 1st operation gestalt of this invention is explained with reference to <u>drawing 1</u> – <u>drawing 4</u>. The component part of <u>drawing 1</u> is a general leadframe, and is a frame which consists of a metallic material (for example, let Cu be a charge of a principal member) with the thickness of a leadframe. A foil is sufficient as this. In this case, in consideration of the field of handling, you may sandwich on a flexible sheet. About this, it mentions later.

[0027] First, the island 11 which a semiconductor chip fixes is formed in the center, and from each corner, the frame 10 is formed so that it may hang and the connection object R may surround an island 11 through lead 12. The 1st connection piece 13 which goes to an island 11 is really arranged at equal intervals substantially at this connection object R. Moreover, the 2nd connection piece 14 is formed toward outside from the connection object R.

[0028] This connection piece corresponds to the lead of the usual leadframe, and a lead exposes it from a resin seal object by the conventional leadframe. However, like <u>drawing 3</u>, these connection pieces 13 and 14 are cut by the resin seal object 17 and ******, or project about 0.1-0.2mm. It is for making a solder fillet on the side face of the connection pieces 13 and 14 by this projection at the time of mounting. The approach of cutting can consider dicing or T/F (trim

and – foaming).

[0029] Moreover, the number of these connection pieces is decided by the number of bonding pad pads of IC. That is, if there are few pads, that what is necessary is just to adopt 1st connection piece 13—, this connection piece chooses 1 side side of a connection object — 4 side side as arbitration, and should just prepare them by this connection object R and one further. Moreover, what is necessary is just to adopt 2nd connection piece 14— further, when numerous. Furthermore, what is necessary is just to form the 3rd connection piece 22 outside in the shape of a ring like drawing 13, if there are many pads. Although based also on the size of a connection piece, it hangs on the outside of the connection object R further, and another connection object is formed in it through lead 12, and if the connection piece suitable for an island and the outside suitable connection piece are prepared, the number of connection pieces can be increased.

[0030] That is, a connection piece serves as 1st piece county of connection 13 ---, 2nd piece county of connection 14---, and the form where --- was formed so that an island 11 may be surrounded.

[0031] Then, as shown in <u>drawing 2</u>, in an island 11, a semiconductor chip 15 fixes through fixing material. Although a frame 10 changes by low material, such as solder, as fixing material since it becomes with the metal which makes Cu the charge of a principal member, paste material, such as a silver paste, and adhesives are sufficient as it. And it connects through the metal thin line 16 from the bonding pad exposed to the front face of a semiconductor chip 15 to the connection pieces 13 and 14. This metal thin line 16 consists of Au, Cu, or aluminum, and is usually realized by wire bonding. As <u>drawing 2</u> showed, since there are many bonding pads of IC, 2nd connection piece 14 — projects by turns centering on the side side of the connection object R with 1st connection piece 13 —, and it is formed. If another expression is carried out, the 2nd connection piece 14 entered between the 1st two adjacent connection piece 13 and 13, and it is sticking out by turns right and left in the predetermined pitch centering on the connection object R. Short prevention of a metal thin line is realized by adopting this structure.

[0032] Then, the resin seal object 17 is established like <u>drawing 3</u>. This resin seal object 17 is realizable by the transfer mold, injection molding, etc. as an example. However, the rear face of the connection pieces 13 and 14 constitutes the same field as the resin seal object 17, or rather than the resin seal object 17, it projects a little and it is prepared. Moreover, when taking the insulation of an island into consideration in this case, as long as it sees with the <u>drawing 3</u> right figure, an island 11 may be pushed up on some to a connection piece, and may be embedded thoroughly.

[0033] Furthermore, 1st connection piece 13 — and 2nd connection piece 14— are separately separated by drawing 4. In drawing 4, the rear face of a semiconductor device 18 is shown and 1st connection piece 13 — and the place which shows 2nd connection piece 14 — and the condition that hung and the rear face of lead 12 and an island 11 is exposed, and is shown by hatching change with the clearance field here.

[0034] Here, connection piece 13 — and 14— are separately separated by removing the connection object R. However, since this frame forms the frame unit in the shape of a matrix, a connection piece is cut in the chip package side of a schedule.

[0035] The dicing of the blade beam shown in the direction shown by hatching here by hatching as the easy approach of separation is given.

[0036] At this dicing, since it will become the cause of a short circuit if a trench is formed a little from the thickness of a frame 10, it can dissociate easily and the connection object R will remain, it removes by width of face larger than the width of face of the connection object R. Moreover, etching can be considered as other clearance approaches. The 2nd connection piece 14 is cut in the location taken out 0.1–0.2mm to resin seal ****. Cutting process is performed by the same dicing as cutting conventional T/F or the connection object R.

[0037] What is necessary is just to prepare and carry out the dicing of the frame 10 which can mount a semiconductor chip 15 in the shape of a matrix collectively like <u>drawing 11</u>, <u>drawing 14</u>, and <u>drawing 15</u>, if productivity is taken into consideration. This approach is mentioned later.
[0038] As mentioned above, if the cheap frame 10 is used for this invention and the connection

object R is finally removed by dicing etc., the electrode which consists of a connection piece the side side of a chip will be formed in the rear face of the resin seal object 17. This connection piece has the short connection piece which is equivalent to a lead as compared with the package which adopted the conventional leadframe, and the whole size not to expose outside can be made small.

[0039] Moreover, since the size of a connection piece should just be ** in case it can carry out bonding of the metal thin line, it can also make the size small. Moreover, although the width of face of the connection object R is decided by the size and precision of a dicing blade, the blade of the latest dicing equipment is also thin, and since it is very highly precise, it can also narrow said width of face. Therefore, what has size small as a semiconductor device can be realized easily.

[0040] Moreover, the cutting plane of the connection pieces 13 and 14 is exposed to the slot shown by hatching. Since low material gets [this cutting plane] wet and a fillet is formed when it fixes by low material, such as solder, to a mounting substrate as it is, bond strength is also reinforced. since [moreover,] a fine muscle is formed in the cutting plane in dicing — low material — also biting — it improves.

[0041] On the other hand, the slot formed of dicing may be separately filled with resin. In the slot formed especially of dicing, the interface which is following the semiconductor chip is hung and is a lead. Therefore, moisture resistance may be taken into consideration and resin may be applied to the corner part of a dicing slot. Moreover, all slots may be filled. Also at this time, forming [the muscle by dicing / in a cutting plane]-finely resin eats, and its **** is good.

[0042] In filling a slot with insulating resin, the low attachment reinforcement of the connection pieces 13 and 14 and a mounting substrate reinforces the rear face of a connection piece by making it project rather than the resin seal object 17. A fillet is formed in the side face exposed by making it project, and the sticking tendency reinforcement of low material increases.

[0043] <u>Drawing 5</u> and <u>drawing 6</u> make the frame 10 of <u>drawing 1</u> a unit, and that in which this unit was formed in the shape of a matrix is shown.

[0044] <u>Drawing 5</u> shows the package back of <u>drawing 3</u>, a semiconductor chip fixes it in each island of the frame formed in the shape of a matrix, and the metal thin line is connected. And the resin seal object is established throughout the matrix-like frame. Although the island is formed more greatly than a chip, it may be small here.

[0045] And in the place shown by two kinds of arrow heads of <u>drawing 6</u>, dicing is given and separation from a frame is realized as separation and the semiconductor device of a connection piece.

[0046] As <u>drawing 4</u> explained, the part of the connection object which is throughout a frame is shaved off by dicing. By <u>drawing 6</u>, four small arrow heads showed this location. And full cutting is performed in order to separate a semiconductor device from a frame. Three large arrow heads showed this location.

[0047] Like the usual transfer mold, this approach may make metal mold so that a mold cavity may be constituted in the shape of a matrix. However, like <u>drawing 5</u> in this invention, it is made one mold cavity, and mould formation of the frame unit from an edge to an edge is altogether carried out continuously by one, the dicing of the metal mold is carried out to behind, and it is separately divided into it. Two types of half cutting and full cutting are used for dicing, and it is carrying out separation of a connection piece, and separation of a semiconductor device. When forming a cavity in metal mold in the shape of a matrix, a tooth space is needed between cavities at a metal mold side. However, if full cutting is carried out by dicing, since the field of the full cutting field (large arrow head) shown by <u>drawing 6</u> ends at intervals of a blade, it can increase the packaging density of the part unit frame.

[0048] An island may be omitted and X lead is sufficient as it here.

[0049] Moreover, the sign F of <u>drawing 4</u> is the fixed means which was located in the corner of a resin seal object, or its near, was hung and was formed more widely than the width of face of lead 12. Since dicing dissociates thoroughly, this part is utilized as a distortion absorption means here.

[0050] That is, the parts which distortion of a resin seal object joins are four corners of drawing

4. Therefore, the 2nd fixed means corresponding to the part of this F is formed in a mounting substrate, and this fixed means F and the 2nd fixed means of a mounting substrate are fixed with low material, a silver paste, adhesives, etc. Consequently, even if a big distortion which a crack generates by the solder ball or the solder bump is added, it has the structure where the stress joins a fixed means first and stress does not join a part for the connection except this. F is a lead, the pattern with which the 2nd fixed means of a mounting substrate also makes Cu the charge of a principal member is formed, and, specifically, the meantime is soldered to it. [0051] Then, the gestalt of the 2nd operation is explained, referring to drawing 9 and drawing 10. Here, a semiconductor chip 15 is mounted by face down to a frame, and the semiconductor device of the same size as a chip size is offered.

[0052] A solder bump or a solder ball is formed in a front face, this is shown by the place of a black dot and the semiconductor chip 15 is connected with the connection pieces 13 and 14. the island shown by 2 point lead lines by <u>drawing 9</u> since it realizes by face down although the island was needed, and it hung and a lead is also needed in <u>drawing 2</u> for face up — it may hang and a lead may be omitted. Moreover, solder is good at other low material. Moreover, conductive paste, such as a silver paste, is sufficient.

[0053] Moreover, after a chip is mounted, you may fill up with resin between a semiconductor chip and a frame.

[0054] <u>Drawing 10</u> deleted the connection object R of the part which shows the rear face of before drawing and is too shown by the dotted line by dicing etc., and has separated the connection pieces 13 and 14 separately. an island 11 — it hangs, and since an abbreviation is also possible, the dotted line has shown the lead 12.

[0055] Moreover, this frame is formed in the shape of a matrix, and full cutting of the 2nd connection piece 14 is carried out like <u>drawing 6</u>. Full cutting is good at dicing, T/F, etc.

[0056] This structure is applicable to CSP of wafer size, as shown in <u>drawing 11</u>.

[0057] That is, after forming matrix-like IC all over wafer 20, the solder bump and the solder ball are formed through the passivation film. And on this, the frame 21 constituted in the shape of a matrix is arranged, and it connects with a connection piece.

[0058] Then, it is filled up with resin between a wafer and a frame as occasion demands, and the dicing of the connection object R is carried out like <u>drawing 6</u>, a connection piece is separated separately, full cutting of the connection object r established between frame units is carried out, and it dissociates separately.

[0059] Various frames can be used for both the 1st and 2nd example here. <u>Drawing 11</u> is the frame of which the connection piece 13 was formed 2 side side which counters, and this consisted in the shape of a matrix like <u>drawing 12</u>. Moreover, like <u>drawing 13</u>, 1st connection piece 13 —, 2nd connection piece 14—, and the 3rd connection piece 22 may be formed so that an island may be surrounded.

[0060] On the other hand, the metallic foil sandwiched by the flexible sheet may be used for the frame used in all the examples. In this case, it is sandwiched except for a connection point (a connection piece, island).

[0061] <u>Drawing 16</u> and <u>drawing 17</u> are the sectional views of the 1st example and the 2nd example. Since size is also small and the connection pieces 13 and 14 may separate at the time of dicing, the resin foods Itsuki means T is established from the connection piece. It is prepared in one of the 3 side sides of this connection piece that is not in agreement with a dicing line if it bites and <u>drawing 4</u> explains Means T, is further projected and prepared from the side face of a connection piece, and covers thoroughly by resin, and an anchor effect is fixed. Even when a connection object is shaved by dicing according to this anchor effect, a connection piece is fixed without separating from resin.

[0062] Moreover, in <u>drawing 16</u>, since predetermined spacing is prepared between the semiconductor chip 15 and the frame, a part of connection piece 13 can be arranged under a semiconductor chip 15. The shrink of the arrangement field whole region of a connection piece can be carried out by this, and the whole size can be made small.

[0063]

[Effect of the Invention] According to this invention, a connection piece is separately separable

by adopting the frame which consists of a metal, and removing the connection object which is one component of a frame, after being closed. Moreover, the size which can connect a metal thin line is sufficient as the size of a connection piece, and it can make size of the semiconductor device as the whole small.

[0064] Moreover, since a frame is embedded to resin and a connection piece is exposed at the rear face of a closure object, it can realize, without carrying out ceramic substrate adoption like before. Therefore, cost can be lowered compared with the conventional semiconductor device which adopted the ceramic substrate.

[0065] Moreover, by the type which carries out a face down, the semiconductor device of a chip size is realizable for a frame.

[0066] Moreover, since a connection object is removed by dicing, the side face of the connection piece exposed to this field can be utilized as a connection field of low material, and connection resilience with a mounting substrate can be reinforced.

[0067] Moreover, since a connection object is simply removed by dicing, it can also simplify a process.

[Translation done.]

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing explaining the manufacture approach of the semiconductor device concerning the 1st operation gestalt of this invention.

[Drawing 2] It is drawing explaining the manufacture approach of the semiconductor device concerning the 1st operation gestalt of this invention.

[Drawing 3] It is drawing explaining the manufacture approach of the semiconductor device concerning the 1st operation gestalt of this invention.

[Drawing 4] It is drawing explaining the manufacture approach of the semiconductor device concerning the 1st operation gestalt of this invention.

[Drawing 5] It is drawing when forming the unit frame of drawing 1 in the shape of a matrix.

[Drawing 6] It is drawing explaining the separation approach when separating drawing 5 separately.

[Drawing 7] It is drawing explaining the manufacture approach of the conventional semiconductor device.

[Drawing 8] It is drawing explaining the manufacture approach of the conventional semiconductor device.

[Drawing 9] It is drawing explaining the manufacture approach of the semiconductor device concerning the gestalt of the 2nd operation.

[Drawing 10] It is drawing explaining the manufacture approach of the semiconductor device concerning the gestalt of the 2nd operation.

[Drawing 11] It is drawing explaining a matrix-like frame.

[Drawing 12] It is drawing explaining a frame.

[Drawing 13] It is drawing explaining a frame.

[Drawing 14] It is drawing explaining a frame.

[Drawing 15] It is drawing explaining a frame.

[Drawing 16] In the gestalt of the 1st operation, it is drawing in which the connection piece was bit and the means was formed.

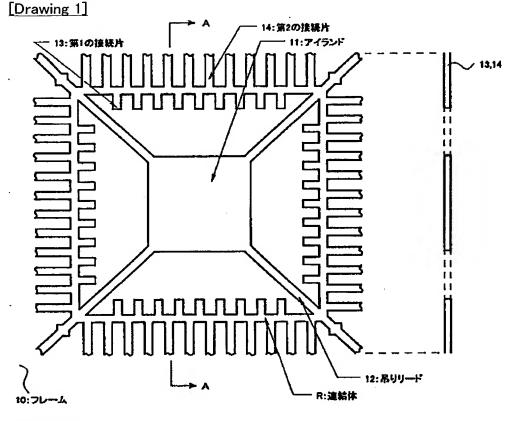
[Drawing 17] In the gestalt of the 1st operation, it is drawing in which the connection piece was bit and the means was formed.

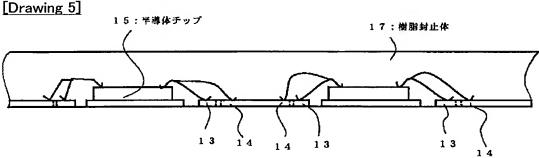
[Translation done.]

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

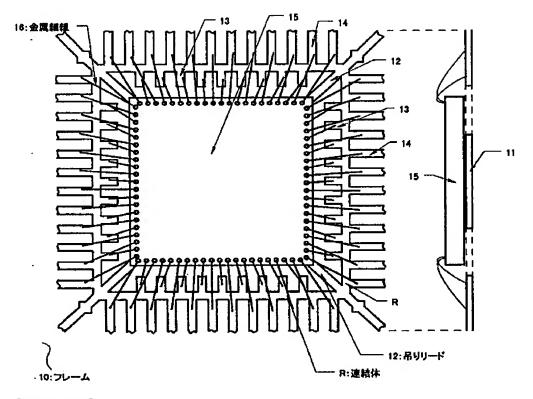
- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

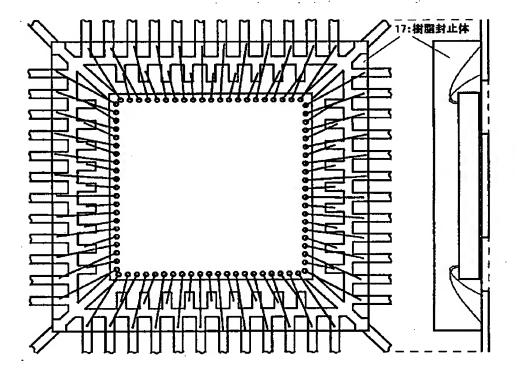




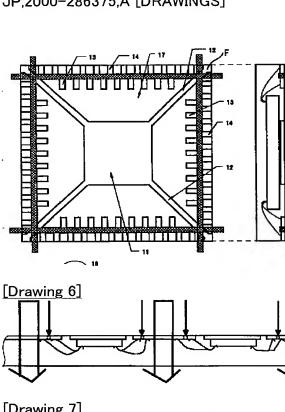
[Drawing 2]

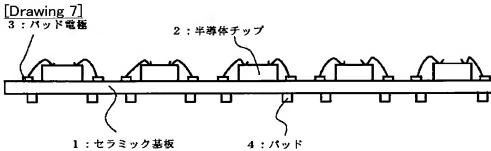


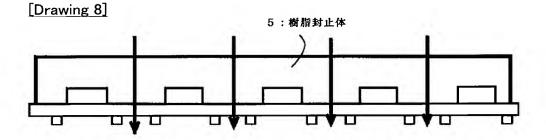
[Drawing 3]

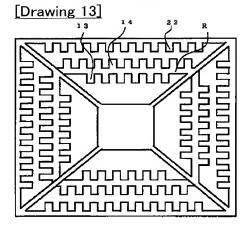


[Drawing 4]

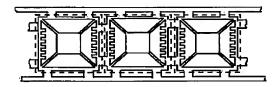


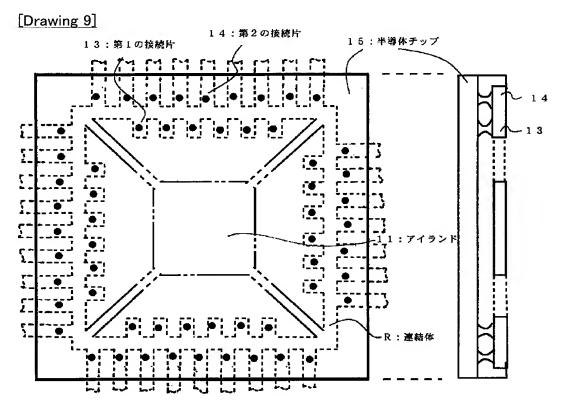


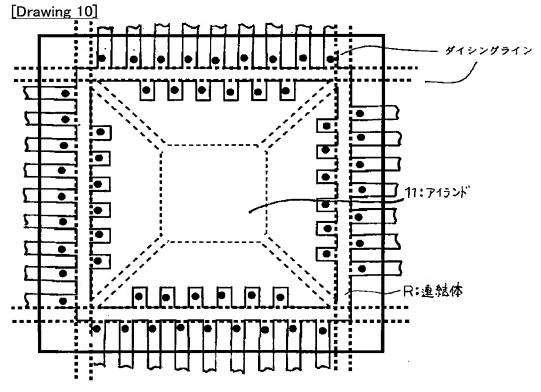




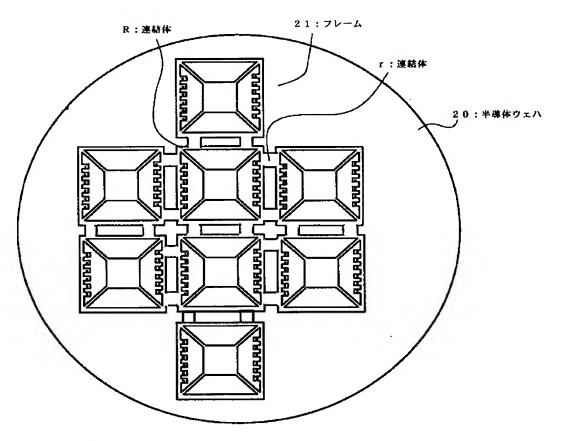
[Drawing 14]

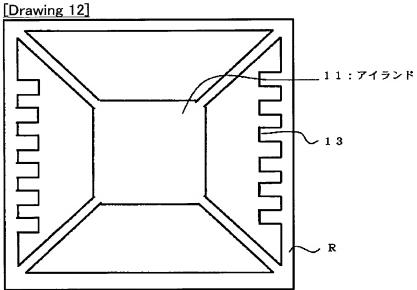


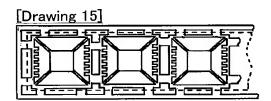




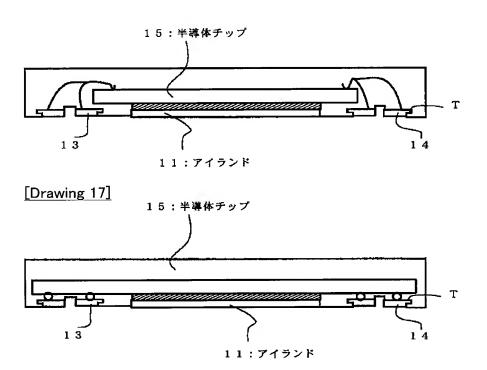
[Drawing 11]







[Drawing 16]



[Translation done.]

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2000-286375 (P2000-286375A)

(43)公開日 平成12年10月13日(2000.10.13)

(51) Int.Cl. ⁷		識別記号		FΙ			Ť	7]ド(参考)
H01L	23/50			H011	23/50		R	4M109
	21/56				21/56		T	5 F 0 4 4
	21/60	3 0 1			21/60		301B	5 F 0 6 1
		3 1 1					311Q	5 F 0 6 7
	21/301				23/28		Λ	
			審查請求	未請求 請	請求項の数9	OL	(全 11 頁)	最終頁に続く

(21)出顧番号

特願平11-89251

(22) 出顧日

平成11年3月30日(1999.3.30)

(71)出顧人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 坪野谷 誠

大阪府守门市京阪本通2丁目5番5号 三

洋電機株式会社内

(74)代理人 100111383

弁理士 芝野 正雅

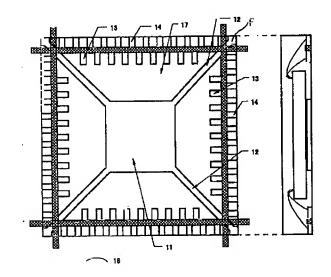
最終頁に続く

(54) 【発明の名称】 半導体装置

(57)【要約】

【課題】 セラミック基板を採用したチップサイズパッ ケージに於いて、高価なセラミック基板を省略する。

【解決手段】 フレーム10のアイランド11に半導体 チップを実装し、ワイヤーボンディングした後、封止す る。封止の際は、フレーム (接続片)の裏面が樹脂封止 体の裏面に露出するように構成し、最終的には連結体を ダイシングして取り除く。



【特許請求の範囲】

【請求項1】 半導体チップの少なくとも1側辺に近接して設けられた複数の接続片と、前記接続片を一体化する連結体と、前記半導体チップと前記接続片を接続する手段と、前記接続片、連結体および手段を封止する樹脂封止体とを備えた半導体装置であり、

前記半導体装置裏面から前記連結体を取り除くことで前記接続片を個々に分離した事を特徴とする半導体装置。

【請求項2】 前記半導体チップは、アイランドに固着され、前記アイランドと前記連結体は、吊りリードで一体化されている請求項1に記載の半導体装置。

【請求項3】 前記接続片は、前記半導体チップの4側 辺に近接して設けられ、前記吊りリードは、前記アイランドの4コーナーから延在されている請求項2に記載の 半導体装置。

【請求項4】 前記アイランドは、前記半導体チップより小さい請求項3に記載の半導体装置。

【請求項5】 前記アイランドは、省略され、前記吊り リードはXの形状で、このX形状の吊りリードの上に前 記半導体チップが固着される請求項3に記載の半導体装 置。

【請求項6】 前記接続片と前記樹脂封止体は、同一面 を成す請求項1、請求項2、請求項3、請求項4または 請求項5に記載の半導体装置。

【請求項7】 前記半導体チップは、フェイスアップで 実装され、前記手段は金属細線から成る請求項1、請求 項2、請求項3、請求項4、請求項5または請求項6に 記載の半導体装置。

【請求項8】 前記アイランド、前記連結体および前記接続片は、所望の厚みのCuから成り、前記半導体チップは、フェイスダウンで実装され、前記手段はロウ材から成る請求項1、請求項2、請求項3、請求項4、請求項5または請求項6に記載の半導体装置。

【請求項9】 前記連結体は、ダイシングにより取り除かれる請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7または請求項8に記載の半導体装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体装置に関し、リードフレームの如き、Cuフレームを用いたCS P型の半導体装置に関するものである。

[0002]

【従来の技術】半導体装置は、周知事項ではあるが、ウェハの状態でマトリックス状にICが作り込まれ、このICを囲み格子状にダイシングライン部が設けられ、このダイシングライン部に沿って個々にダイシングされ、個々の半導体装置(半導体チップ)に分離形成される。そしてリードフレームに実装し、ICとリードとをワイヤボンディングしパッケージされる。

【0003】しかし携帯電話やディジタルカメラ等の軽 薄短小化を受けて、半導体装置も益々小型化が要求さ れ、最近は限りなくチップサイズに近づく技術としてC SP、ウェハスケールCSPが開発されている。

【0004】半導体チップを基板に実装し、ワイヤボンディングを採用してチップサイズを小さくするCSPとしては、例えば、特開平10-92979号公報や特開昭58-201347号公報がある。

【0005】これらの技術は、接続として信頼性の高い金属細線接続を採用しつつ、金属細線から先のリードフレームの延在長を限りなく少なくするため、セラミック基板を採用し、チップサイズを小さくしたものである。【0006】図7と図8は、その概要を説明したものである。図7に於いて、セラミック基板1には、半導体チップ2が固着され、半導体チップ2のボンディングパッドとセラミック基板1上のパッド電極3は、金属細線を介して接続される。そしてセラミック基板1は、必要によりスルーホールや多層配線が施され、ロウ材を介して実装基板と半田付けされるパッド4がセラミック基板1裏面に設けられている。半導体チップ2のボンディングパッドは、金属細線、パッド電極3、スルーホールまたは多層配線を介して裏面のパッド4と電気的に接続される

【0007】そして図8の如く、樹脂封止体5が形成され、矢印で示した部分でダイシングされる。このダイシングは、セラミック基板の裏面側または表側どちらでも良い。またセラミック基板には割り溝が設けられ、セラミック基板の手前までダイシングし、セラミック基板は割り溝を介してブレークされても良い。

[0008]

【発明が解決しようとする課題】前述した構造は、リードフレームを採用したパッケージと異なり、リードがパッケージ内に取り込まれず、パッド電極が極めて小さいため、その分小さくすることができる。

【0009】しかしながらセラミック基板1は、スルーホールや多層配線を施したり、パッド電極3、パッド4にAuメッキを必要とするため、コストが上昇する問題があった。

【0010】またセラミック基板1の電極は、一般には印刷であり、実装基板との接続は、印刷電極の厚みが要因で、接続強度がそれほど高くできない問題もあった。 【0011】本発明は、前記問題点を解決するものである。

[0012]

【課題を解決するための手段】本発明は上記の課題に鑑みてなされ、第1に、半導体装置裏面から連結体を取り除き、接続片を個々に分離する事で解決するものである。

【0013】第2に、半導体チップを、アイランドに固着し、前記アイランドと前記連結体を、吊りリードで一

体化する事で解決するものである。

【0014】第3に、接続片を、半導体チップの4側辺に近接して設け、吊りリードをアイランドの4コーナーから延在する事で解決するものである。

【0015】第4に、アイランドを、半導体チップより 小さくする事で解決するものである。

【0016】第5に、アイランドを省略し、吊りリードはXの形状で、このX形状の吊りリードの上に前記半導体チップを固着する事で解決するものである。

【0017】第6に、接続片と樹脂封止体を、同一面を成すことで解決するものである。

【0018】第7に、半導体チップを、フェイスアップ で実装し、手段を金属細線から成すことで解決するもの である。

【0019】第8に、アイランド、前記連結体および前記接続片を、所望の厚みのCuから成し、前記半導体チップを、フェイスダウンで実装し、手段をロウ材から成すことで解決するものである。

【0020】第9に、連結体を、ダイシングにより取り除くことで解決するものである。

【0021】例えば、Cuより成るフレームは、従来からリードフレーム技術として確立されており、また封止も従来のトランスファーモールド技術で実現できる。従って封止した後、たんに連結体をダイシングやエッチング等で取り除けば実現でき、より安価で、チップサイズに近づいた半導体装置を実現できる。

【0022】また連結体を取り除くことで、この取り除いた領域の接続片は、厚み方向に側壁が露出され、この露出した側壁が口ウ材に濡れることで接着強度を向上させることができる。

【0023】また、リードフレームのリードを接続片に変えることで実現で、且つ金属細線も従来のワイヤーボンディングで実現できるため、信頼性も高く、製造も容易である。

【0024】またリードフレームを採用して、チップサイズの半導体装置が実現できる。

【0025】更には、連結体をダイシングにより取り除くことで、接続片の側辺には、凹凸ができ、ロウ材との接着性が向上する。

[0026]

【発明の実施の形態】次に、本発明の第1の実施形態について図1~図4を参照して説明する。図1の構成部品は、あたかも一般的なリードフレームであり、リードフレームの厚みを有した金属材料(例えばCuを主材料とする)から成るフレームである。これは、箔でも良い。この場合、取り扱いの面を考慮して、フレキシブルシートにサンドウィッチしても良い。これについては後述する。

【0027】まずフレーム10は、半導体チップが固着されるアイランド11がその中央に設けられ、各コーナ

ーからは、吊りリード12を介して連結体Rがアイランド11を囲むように形成されている。この連結体Rには、アイランド11に向かう第1の接続片13が実質的に等間隔で一体配置されている。また連結体Rから外に向かい第2の接続片14が設けられている。

【0028】この接続片は、通常のリードフレームのリードに対応し、従来のリードフレームでは、リードが樹脂封止体から露出するものである。しかしこの接続片13、14は、図3の如く、樹脂封止体17と面いちで切断されるか、または0.1~0.2mm程度突出される。この突出により、実装時、接続片13、14の側面に半田フィレットを作るためである。切断の方法は、ダイシング、またはT/F(トリム・アンド・フォーミング)等が考えられる。

【0029】またこの接続片の数は、ICのボンディングパッドパッド数により決まる。つまりパッド数が少なければ、第1の接続片13…を採用すれば良く、更には、この接続片は、連結体の1側辺~4側辺を任意に選択して、この連結体Rと一体で設ければよい。また数が多い場合は、更に第2の接続片14…を採用すればよい。更にパッド数が多ければ、図13のように外側にリング状に第3の接続片22を設ければ良い。接続片のサイズにもよるが、連結体Rの外側に更に吊りリード12を介して別の連結体を形成し、アイランドに向いた接続片、外側に向いた接続片を設ければ、接続片の数を増加できる。

【0030】つまり接続片は、アイランド11を囲むように第1の接続片郡13…、第2の接続片郡14…、…が形成された形となる。

【0031】続いて、図2に示すように、アイランド1 1には固着材を介して半導体チップ15が固着される。 フレーム10は、例えばCuを主材料とする金属でなる ため、固着材としては半田等のロウ材で成るが、銀ペー スト等のペースト材、接着剤でも良い。そして半導体チ ップ15の表面に露出されたボンディングパッドから接 続片13、14まで金属細線16を介して接続される。 この金属細線16は、Au、CuまたはA1等からな り、通常はワイヤーボンディングで実現される。図2で 示したように、ICのボンディングパッド数が多いた め、第1の接続片13…と第2の接続片14…は、連結 体Rの側辺を中心に交互に突出して形成されている。別 の表現をすれば、隣り合う2つの第1の接続片13、1 3の間に第2の接続片14が入り、連結体Rを中心に所 定ピッチで左右に交互に飛び出している。この構造を採 用することにより金属細線のショート防止を実現してい る。

【0032】続いて、図3の如く、樹脂封止体17が設けられる。この樹脂封止体17は、一例としてトランスファーモールド、インジェクションモールド等で実現できる。但し、接続片13、14の裏面は、樹脂封止体1

7と同一面を成すか、あるいは樹脂封止体17よりも若干突出して設けられる。またこの際、アイランドの絶縁を考慮する場合は、図3右図で見れば、アイランド11が接続片に対して若干上に押し上げられ、完全に埋め込まれていても良い。

【0033】更に、図4で第1の接続片13…、第2の接続片14…を個々に分離する。図4では、半導体装置18の裏面を示したものであり、ここでは第1の接続片13…、第2の接続片14…、吊りリード12およびアイランド11の裏面が露出している状態を示し、ハッチングで示す所が除去領域と成っている。

【0034】ここでは連結体Rを取り除くことで接続片 13…、14…を個々に分離している。しかし本フレー ムは、フレーム単位をマトリックス状に形成しているの で、予定のチップパッケージ側辺で接続片が切断され る。

【0035】分離の簡単な方法として、ここではハッチングで示す方向に、ハッチングで示すブレード幅のダイシングを施している。

【0036】このダイシングでは、フレーム10の厚みより若干深い溝を形成すれば簡単に分離でき、また少しでも連結体Rが残るとショートの原因となるため、連結体Rの幅よりも広い幅で除かれている。また他の除去方法として、エッチングが考えられる。第2の接続片14は、樹脂封止体端まで、もしくは0.1~0.2mm出した位置で切断する。切断方法は、従来のT/Fまたは連結体Rを切断するのと同じダイシングで行う。

【0037】生産性を考慮するなら、図11、図14および図15のように、マトリックス状に半導体チップ15が実装できるプレーム10を用意し、まとめてダイシングすればよい。この方法は、後述する。

【0038】以上、本発明は、安価なフレーム10を採用し、最後にダイシング等で連結体Rを取り除けば、樹脂封止体17の裏面には、チップの側辺に接続片から成る電極が形成されることになる。この接続片は、従来のリードフレームを採用したパッケージと比較して、リードに相当する接続片が短く、また外部に露出しない分全体のサイズを小さくすることができる。

【0039】また接続片のサイズは、金属細線がボンデイングできるさいずであれば良いので、そのサイズも小さくできる。また連結体Rの幅は、ダイシングブレードのサイズおよび精度で決まるが、最近のダイシング装置はブレードも薄く、非常に高精度であるため、前記幅も狭くできる。従って半導体装置としてサイズの小さいものが簡単に実現できる。

【0040】またハッチングで示した溝には、接続片13、14の切断面が露出される。このまま実装基板に半田等のロウ材で固着した場合、この切断面がロウ材が濡れてフィレットが形成されるため、接着強度も増強する。またダイシングでは、その切断面に細かい筋が形成

されるためロウ材との食いつきも向上する。

【0041】一方、ダイシングにより形成される溝は、別途樹脂で埋めても良い。特にダイシングにより形成された溝に於いて、半導体チップと連続している界面は、吊りリードである。そのため、耐湿性が考慮されて、ダイシング溝のコーナー部分に樹脂が塗布されても良い。また全ての溝を埋めても良い。この時もダイシングによる筋が切断面に細かく形成されるの樹脂の喰い付きが良い。

【0042】溝を絶縁樹脂で埋める場合には、接続片の 裏面を樹脂封止体17よりも突出させることで、接続片 13、14と実装基板とのロウ付け強度が増強する。突 出させることで露出した側面にはフィレットが形成さ れ、ロウ材の固着性強度が増す。

【0043】図5、図6は、図1のフレーム10を単位とし、この単位がマトリックス状に形成されたものを示している。

【0044】図5は、図3のパッケージ後を示し、マトリックス状に形成されたフレームの各アイランドには半導体チップが固着され、金属細線が接続されている。そして樹脂封止体は、マトリックス状のフレーム全域に設けられている。ここでアイランドは、チップよりも大きく形成されているが、小さくても良い。

【0045】そして図6の2種類の矢印で示した所で、 ダイシングが施され、接続片の分離および半導体装置と してフレームからの分離が実現される。

【0046】図4で説明したように、フレーム全域にある連結体の部分がダイシングにより削り取られる。この場所を図6では4本の小さい矢印で示した。そしてフレームから半導体装置を分離するために、フルカットを行う。この場所は、3本の大きい矢印で示した。

【0047】本方法は、通常のトランスファーモールドの如く、マトリックス状にキャビティーが構成されるように金型を作っても良い。しかし本発明は、図5のように、金型は1つのキャビティーにし、端から端までのフレーム単位が全て一体で連続してモールド形成され、後にダイシングして個々に分離されている。ダイシングは、ハーフカットとフルカットの2タイプを採用し、接続片の分離と半導体装置の分離をしている。金型にマトリックス状にキャビティを形成するとなると、金型側にはキャビティとキャビティとの間にスペースが必要となる。しかしダイシングでフルカットをするならば、図6で示したフルカット領域(大きい矢印)の領域は、ブレードの間隔ですむため、その分単位フレームの実装密度を増やすことができる。

【0048】ここでアイランドは省略し、Xリードでも良い。

【0049】また図4の符号Fは、樹脂封止体の角部またはその近傍に位置し、吊りリード12の幅よりも広く形成した固定手段である。この部分は、ダイシングによ

り完全に分離されるので、ここでは歪み吸収手段として 活用している。

【0050】つまり樹脂封止体の歪みの加わる部分は、図4の4コーナーである。そのためこのFの部分に対応する第2の固定手段を実装基板に設け、この固定手段Fと実装基板の第2の固定手段を、ロウ材、銀ペースト、接着剤等で固定する。その結果、半田ボールや半田バンプにクラックが発生するような大きな歪みが加わっても、まず固定手段にその応力が加わり、これ以外の接続部分に応力が加わらない構造となっている。具体的には、Fは、リードであり、実装基板の第2の固定手段もCuを主材料とするパターンが形成され、その間を半田付けされている。

【0051】続いて、第2の実施の形態を図9、図10を参照しながら説明する。ここでは、半導体チップ15をフレームに対してフェイスダウンで実装し、チップサイズと同じサイズの半導体装置を提供している。

【0052】半導体チップ15は、表面に半田バンプまたは半田ボールが形成され、これが黒丸の所で示され、接続片13、14と接続されている。図2では、フェイスアップのため、アイランドが必要となり、また吊りリードも必要となったが、図9では、フェイスダウンで実現されるため、2点差線で示すアイランド、吊りリードを省略しても良い。また半田は、他の口ウ材でよい。また銀ペースト等の導電ペーストでも良い。

【0053】またチップが実装された後に、半導体チップとフレームの間に樹脂が充填されても良い。

【0054】図10は、前図の裏面を示したものであり、やはり点線で示す部分の連結体Rをダイシング等で削除し、接続片13、14を個々に分離している。アイランド11や吊りリード12は、省略も可能なので点線で示してある。

【0055】また本フレームは、マトリックス状に形成され、第2の接続片14が図6と同じようにフルカットされる。フルカットは、ダイシングやT/F等で良い。【0056】本構造は、図11に示すようにウェハサイズのCSPに応用できる。

【0057】つまりウェハ20全面にマトリックス状の ICを形成した後、パッシベーション膜を介して半田バンプや半田ボールを形成しておく。そしてこの上に、マトリックス状に構成されたフレーム21を配置し、接続片と接続する。

【0058】その後、必要によりウェハとフレームとの間に樹脂を充填し、図6のように連結体Rをダイシングして接続片を個々に分離し、フレーム単位間に設けられた連結体rをフルカットして個々に分離する。

【0059】ここで第1、第2の両実施例は、色々なフレームが採用できる。図11は、図12の如く、対向する2側辺に接続片13が設けられ、これがマトリックス状に成ったフレームである。また図13の如く、アイラ

ンドを囲むように、第1の接続片13…、第2の接続片 14…、第3の接続片22が設けられても良い。

【0060】一方、全実施例で用いられるフレームは、フレキシブルシートにサンドウィッチされた金属箔を用いても良い。この場合、接続ポイント(接続片、アイランド)を除いてサンドウィッチされる。

【0061】図16、図17は、第1の実施例、第2の実施例の断面図である。接続片13、14は、サイズも小さくダイシング時に剥がれる可能性があるため、接続片から樹脂食いつき手段Tが設けられている。この食いつき手段Tは、図4で説明すると、ダイシングラインと一致しない接続片の3側辺のどれかに設けられ、更には接続片の側面から突出して設けられ、樹脂で完全にカバーされ、アンカー効果により固定される。このアンカー効果により、連結体がダイシングで削られる時でも、接続片は樹脂から剥がれることなく固定される。

【0062】また図16では、半導体チップ15とフレームとの間には所定の間隔が設けられてあるため、接続片13の一部は、半導体チップ15の下に配置できる。これにより接続片の配置領域全域をシュリンクでき、全体のサイズを小さくすることができる。

[0063]

【発明の効果】本発明によれば、金属から成るフレームを採用し、封止された後でフレームの一構成要素である連結体を取り除くことで、接続片を個々に分離できる。また接続片のサイズは、金属細線を接続できるサイズでよく、全体としての半導体装置のサイズを小さくすることができる。

【0064】またフレームを樹脂に埋め込み、封止体の 裏面に接続片を露出させるので、従来のようにセラミック 基板採用することなく実現できる。従ってセラミック 基板を採用した従来の半導体装置に比べコストを下げら れる。

【0065】またフレームにフェイスダウンするタイプでは、チップサイズの半導体装置を実現できる。

【0066】またダイシングで連結体を取り除くので、この領域に露出する接続片の側面をロウ材の接続領域として活用でき、実装基板との接続強度を増強できる。

【0067】また連結体は、ダイシングで簡単に取り除けるので、工程も簡略化できる。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態に係る半導体装置の 製造方法を説明する図である。

【図2】 本発明の第1の実施形態に係る半導体装置の 製造方法を説明する図である。

【図3】 本発明の第1の実施形態に係る半導体装置の 製造方法を説明する図である。

【図4】 本発明の第1の実施形態に係る半導体装置の 製造方法を説明する図である。

【図5】 図1の単位フレームをマトリックス状に形成

したときの図である。

【図6】 図5を個々に分離するときの分離方法を説明する図である。

【図7】 従来の半導体装置の製造方法を説明する図である。

【図8】 従来の半導体装置の製造方法を説明する図である。

【図9】 第2の実施の形態に係る半導体装置の製造方法を説明する図である。

【図10】 第2の実施の形態に係る半導体装置の製造方法を説明する図である。

【図11】 マトリックス状のフレームの説明をする図である。

【図12】 フレームの説明をする図である。

【図13】 フレームの説明をする図である。

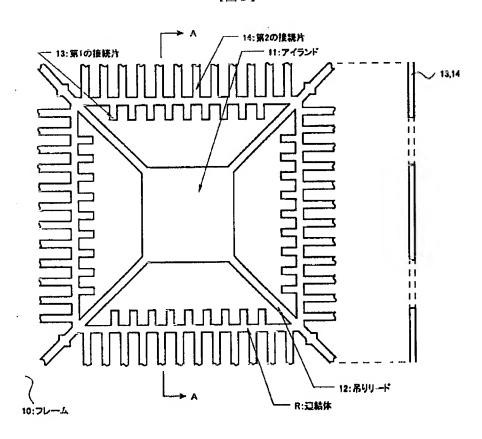
【図14】 フレームの説明をする図である。

【図15】 フレームの説明をする図である。

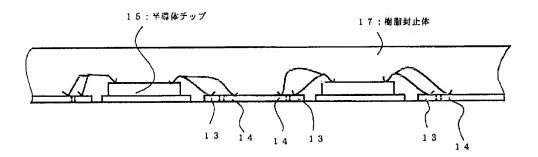
【図16】 第1の実施の形態に於いて、接続片に食いつき手段を設けた図である。

【図17】 第1の実施の形態に於いて、接続片に食いつき手段を設けた図である。

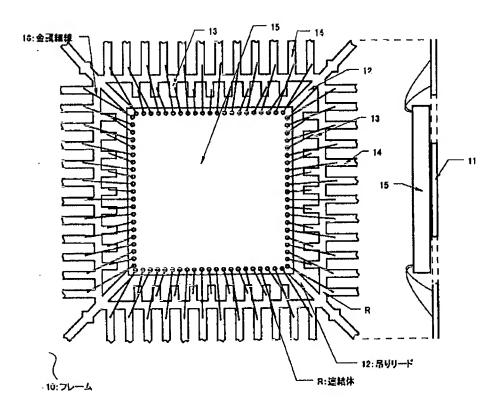
【図1】



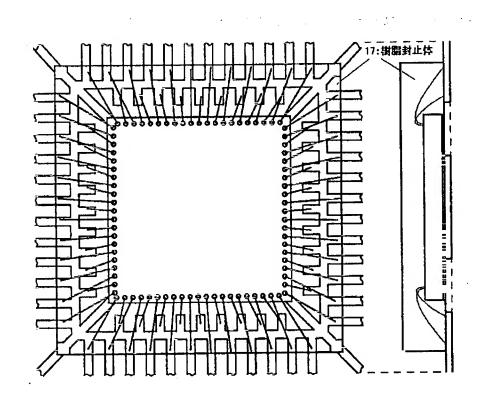
【図5】

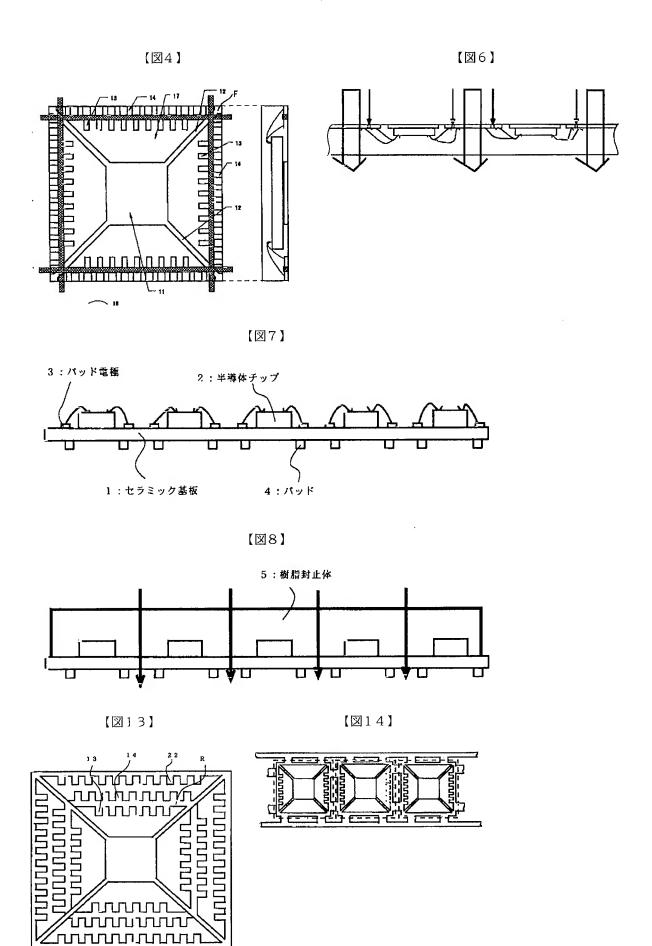


【図2】

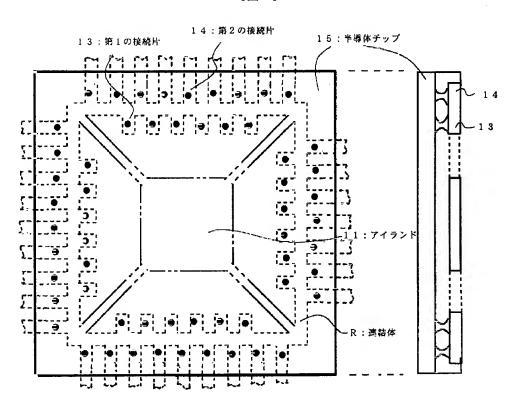


【図3】

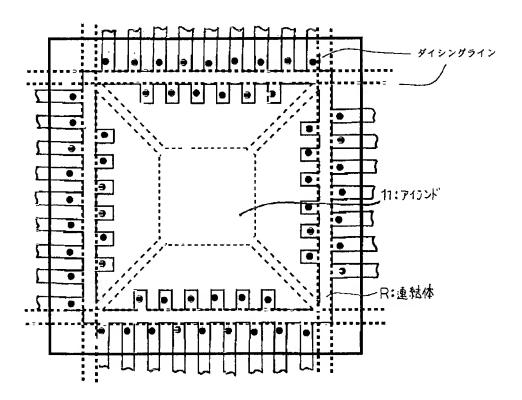




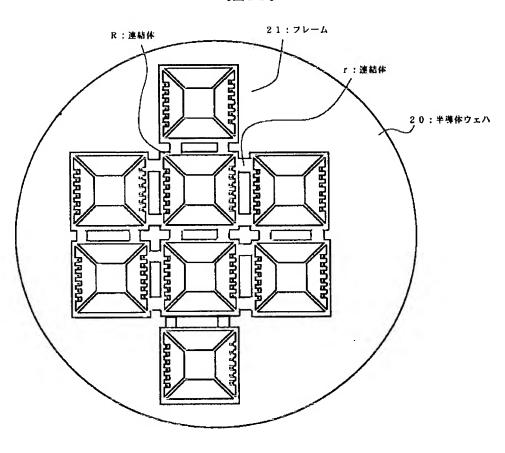
【図9】

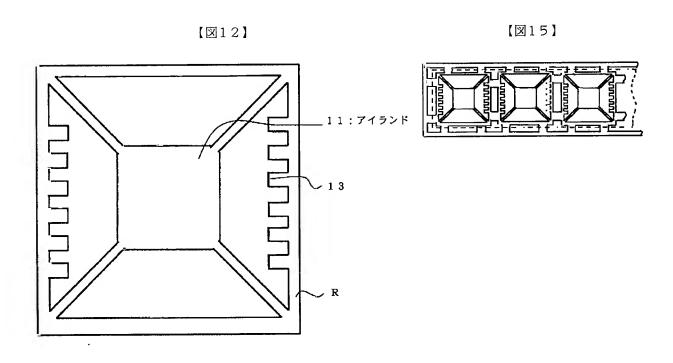


【図10】

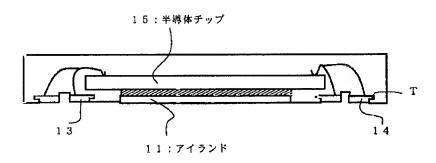


【図11】

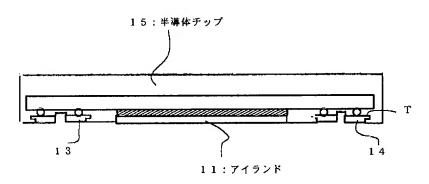




【図16】



【図17】



フロントページの続き

(51) Int. Cl. 7

識別記号

FΙ HO1L 21/78 23/12 (参考)

Q

HO1L 23/12 23/28

Fターム(参考) 4M109 AA01 BA01 CA04 CA21 DA04

DA07 DA10 DB02 DB04 FA01

5F044 AA01 GG03 LL01 QQ01 RR18

5F061 AA01 BA01 CA04 CA21 CB13

DD12

5F067 AA01 AB04 BA02 BA03 BB15

BC12 BD05 BE09 BE10 DE01

DF01 DF20